

PAT-NO: JP409017949A

DOCUMENT-IDENTIFIER: JP 09017949 A

TITLE: HIGH DIELECTRIC CONSTANT FILM CAPACITOR

PUBN-DATE: January 17, 1997

INVENTOR-INFORMATION:

NAME

SAKAI, AKIRA

ASSIGNEE-INFORMATION:

NAME

NEC CORP

COUNTRY

N/A

APPL-NO: JP07165539

APPL-DATE: June 30, 1995

INT-CL (IPC): H01L027/04, H01L021/822

ABSTRACT:

PURPOSE: To reduce leakage current using an amorphous phase and improve dielectric constant characteristics by placing the amorphous phase in the grain boundary of a high dielectric constant film of polycrystalline structure placed between a pair of electrodes.

CONSTITUTION: A high dielectric constant capacitor has a high dielectric constant film 14 between a pair of electrodes 13, 17. The high dielectric constant film 14 is of polycrystalline structure and composed of crystal grains. A crystal phase 15 and an amorphous phase 16 are present together in the high dielectric constant film, and thus the high dielectric constant film is of such crystal grain structure that a crystal grain boundary is destroyed by the amorphous phase 16. Since the crystal boundary, which forms a predominant point of current leakage in the high dielectric constant film 14, is destroyed by the amorphous phase 16, as mentioned above, leakage current is minimized when voltage is applied between the upper and lower electrodes 13, 17. Moreover, since the amorphous phase 16 covers the crystal grains in the high dielectric constant film 14, the crystal phase 15 ensures dielectric constant between the electrodes 13, 17, which prevents degradation in the dielectric constant of the entire film.

COPYRIGHT: (C)1997,JPO

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平9-17949

(43)公開日 平成9年(1997)1月17日

(51)IntCl[°]

H 0 1 L 27/04
21/822

識別記号

庁内整理番号

F I

H 0 1 L 27/04

技術表示箇所

C

審査請求 有 請求項の数5 O L (全 3 頁)

(21)出願番号

特願平7-165539

(22)出願日

平成7年(1995)6月30日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 酒井 朗

東京都港区芝五丁目7番1号 日本電気株式会社内

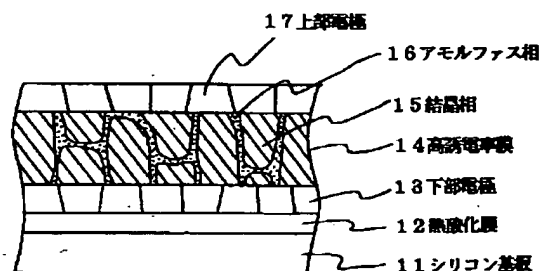
(74)代理人 弁理士 菅野 中

(54)【発明の名称】 高誘電率膜キャパシタ

(57)【要約】

【目的】 リーク電流を小さく抑えるとともに、誘電率の特性を向上させた高誘電率膜キャパシタを提供する。

【構成】 対をなす電極間に設けた多結晶構造の高誘電率膜の結晶粒界にアモルファス相を介在させ、結晶粒界を要因とするリーク電流をアモルファス相により抑止する。また対をなす電極間での誘電率は、多結晶構造の高誘電率膜にて確保する。



【特許請求の範囲】

【請求項1】 対をなす電極間に高誘電率膜を有する高誘電率膜キャパシタであって、高誘電率膜は、結晶粒からなる多結晶構造のものであり、結晶粒は、相互の結晶粒界の部分で高誘電率膜で被覆されたものであることを特徴とする高誘電率膜キャパシタ。

【請求項2】 前記結晶粒を被覆した高誘電率膜は、アモルファス構造をもつ誘電率膜であることを特徴とする請求項1に記載の高誘電率膜キャパシタ。

【請求項3】 前記高誘電率膜をなす一部の結晶粒は、前記電極に接合したものであることを特徴とする請求項1に記載の高誘電率膜キャパシタ。

【請求項4】 前記アモルファス構造の高誘電率膜は、対をなす電極間に渡って柱状に設けられ、隣接する柱状の高誘電率膜間には、多結晶構造の高誘電率膜が設けられていることを特徴とする請求項1に記載の高誘電率膜キャパシタ。

【請求項5】 前記多結晶構造の高誘電率膜は、対をなす電極にそれぞれ接合したものであることを特徴とする請求項1に記載の高誘電率膜キャパシタ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は多結晶高誘電率膜を用いたキャパシタに関する。

【0002】

【従来の技術】従来、高誘電率膜キャパシタは、対をなす電極間に多結晶高誘電率膜を設けていた。しかしながら高誘電率膜が多結晶構造のものである場合には、結晶粒界を要因とするリーク電流が大きく、所望のキャパシタ容量を得ることが困難であるため、対をなす電極間に多結晶相とアモルファス相の多層構造からなる高誘電率膜を設けたキャパシタが開発されている（特開平2-229472号公報参照）。

【0003】

【発明が解決しようとする課題】しかしながら上述した従来のキャパシタにおいて、一般的にアモルファス構造をもつ膜の誘電率は、結晶構造をもつ膜の誘電率に比べて小さいことから、実質的な膜の誘電率は結晶相のみの場合に比べて低くなってしまうという問題があった。

【0004】本発明の目的は、リーク電流を小さく抑えるとともに、誘電率の特性を向上させた高誘電率膜キャパシタを提供することにある。

【0005】

【課題を解決するための手段】前記目的を達成するため、本発明に係る高誘電率膜キャパシタは、対をなす電極間に高誘電率膜を有する高誘電率膜キャパシタであって、高誘電率膜は、結晶粒からなる多結晶構造のものであり、結晶粒は、相互の結晶粒界の部分で高誘電率膜で

被覆されたものである。

【0006】また前記結晶粒を被覆した高誘電率膜は、アモルファス構造をもつ誘電率膜である。

【0007】また前記高誘電率膜をなす一部の結晶粒は、前記電極に接合したものである。

【0008】また前記アモルファス構造の高誘電率膜は、対をなす電極間に渡って柱状に設けられ、隣接する柱状の高誘電率膜間には、多結晶構造の高誘電率膜が設けられているものである。

【0009】また前記多結晶構造の高誘電率膜は、対をなす電極にそれぞれ接合したものである。

【0010】

【作用】対をなす電極間に設けた多結晶構造の高誘電率膜の結晶粒界にアモルファス相を介在させ、結晶粒界を要因とするリーク電流をアモルファス相により抑止する。

【0011】また対をなす電極間での誘電率は、多結晶構造の高誘電率膜にて確保する。

【0012】

【実施例】以下、本発明の実施例を図により説明する。

【0013】（実施例1）図1は本発明の実施例1を示す断面図である。

【0014】図において本発明に係る高誘電率膜キャパシタは基本的構成として対をなす電極13、17間に高誘電率膜14を有するものである。高誘電率膜14は結晶粒からなる多結晶構造のものであり、その中に結晶相15とアモルファス相16とを混在させて、結晶粒界をアモルファス相16にて消滅された結晶粒構造をもつようにする。その具体例について説明する。

【0015】予めシリコン基板11上に形成した熱酸化膜12上に白金スパッタ等で下部電極13を形成する。

【0016】さらに下部電極13が形成された基板11上にチタン酸ストロンチウム（ SrTiO_3 ）等の高誘電率膜14を形成する。この際、例えば原料ガスの流量比を制御することにより、形成される膜の結晶学的構造を変化させる。特にTiに対するSrの組成比が1のような化学量論的組成を維持させる成長条件では、結晶構造を有する膜が形成され、それは結晶粒界によって区分された多結晶構造となる。これに対し、Tiに対するSrの組成比が1より小さくなるに従って、膜の結晶構造はアモルファス構造へと変化する。

【0017】本実施例に対しては、LPCVDに際しTi原料ガスの流量をSr原料ガスの流量に対して高く設定し、高誘電率膜14中に結晶粒構造とアモルファス構造が同時に形成される成長条件を用いることによって、 SrTiO_3 の結晶相15と結晶相15の結晶粒界を覆うアモルファス相16とを混在させる。その一部の結晶相15は下部電極13に接している。

【0018】さらに結晶相15とアモルファス相16とが混在した高誘電率膜14上に白金スパッタ等により上

3

部電極17を形成する。一部の結晶相15は上部電極17に接合している。

【0019】本実施例によれば、上下電極13、17に電圧を印加した際に、高誘電率膜14中に支配的な電流リークの箇所となる結晶粒界はアモルファス相16により消滅されているため、リーク電流を小さく抑えることができる。

【0020】またアモルファス相16は高誘電率膜14の個々の結晶粒を覆うものであり、その膜14中で占める割合が小さく、しかも高誘電率膜14の結晶相15が電極13、17間に誘電率を確保するため、膜全体の誘電率の低下は招かない。

【0021】(実施例2) 図2は本発明の実施例2を示す断面図である。

【0022】本実施例では、高誘電率膜14中においてアモルファス相16を電極13、17間に渡って柱状に成長させるとともに、隣接するアモルファス相16の間で結晶相15の結晶粒径を増加させて、結晶相15を電極13、17に直接接合させた構造となっている。この際、基板温度を低くする、成長中に供給する原料の組成比等を制御することにより、高誘電率膜全体に対し個々の結晶粒径を増加させる。

【0023】本実施例によれば、結晶相15が電極1

4

3、17に直接接合しているため、電極13、17からの電圧を結晶相15の結晶粒に均一に印加でき、より高い誘電率を得ることができる。

【0024】尚、実施例では、シリコンウェハを対象としたが、表面にのみシリコンが存在するSOS (Silicon on Sapphire) やSOI (Silicon on Insulator) 基板を用いてもよい。また電極13、17は白金に限らず、多結晶シリコン等でもよい。また高誘電率膜14は、 SrTiO_3 に限らず、酸化タンタル (Ta_2O_5) やチタン酸ジルコン酸鉛 (PZT) 等を用いてもよい。

【0025】

【発明の効果】以上説明したように本発明によれば、高誘電率膜の誘電率を高く維持したまま、リーク電流を少なくすることができ、電荷の蓄積時間が長い高誘電率キャパシタを提供することができる。

【図面の簡単な説明】

【図1】本発明の実施例1を示す断面図である。

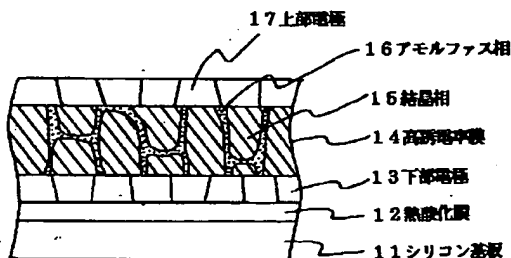
【図2】本発明の実施例2を示す断面図である。

【符号の説明】

11 シリコン基板

12 熱酸化膜

【図1】



【図2】

